

TERMINAL STRUCTURE OF LIQUID CRYSTAL DISPLAY ELEMENT

Patent Number: JP60111226
Publication date: 1985-06-17
Inventor(s): AOYAMA NAOFUMI; others: 01
Applicant(s): HITACHI SEISAKUSHO KK
Requested Patent: ☐ JP60111226
Application Number: JP19830217709 19831121
Priority Number(s):
IPC Classification: G02F1/133; G09F9/00
EC Classification:
Equivalents:

Abstract

PURPOSE:To eliminate problems in assembly completely by forming terminals in plural layers with an insulating interposed, and holding the terminal pitch at some specific value even when the number of the terminals increases.

CONSTITUTION:Electrodes 11, 11-, wirings 12A, 12A-, and lower terminals 13A, 13A- are formed on one electrode substrate 10. Then, the insulating layer 14 is formed of SiO₂, etc., at some of the lower terminals 13A, 13A-, and a transparent conductive film is formed thereupon. In this case, the surface is masked except the insulating layer 14, upper terminals 13B, 13B- corresponding to the remaining electrodes 11 are formed by etching, etc., and the upper terminals 13B, 13B- are connected to the wirings 12A, 12A- corresponding to the upper terminals 13B, 13B- by the wirings 12A, 12A- formed by metal vapor deposition. Consequently, the terminals 13A, 13A- and 13B, 13B- are formed in plural layers with the insulating layer between, so assembly precision is not necessary.

Data supplied from the esp@cenet database - I2

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭60-111226

⑬ Int. Cl.

G 02 F 1/133
G 09 F 9/00

識別記号

1 2 8

庁内整理番号

7348-2H
6731-5C

⑭ 公開 昭和60年(1985)6月17日

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 液晶表示素子の端子構造

⑯ 特 願 昭58-217709

⑰ 出 願 昭58(1983)11月21日

⑱ 発 明 者 青 山 直 文 茂原市早野3300番地 株式会社日立製作所茂原工場内
⑲ 発 明 者 佐 久 間 敏 幸 茂原市早野3300番地 株式会社日立製作所茂原工場内
⑳ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地
㉑ 代 理 人 弁理士 高橋 明夫

明 細 書

発明の名称 液晶表示素子の端子構造

特許請求の範囲

液晶表示素子の電極基板に形成された端子構造において、前記端子は絶縁層を介して多層に形成されていることを特徴とする液晶表示素子の端子構造。

発明の詳細な説明

〔発明の利用分野〕

本発明は液晶表示素子の端子構造に係り、特に非常に端子数の多い液晶表示素子の実装を容易にすることに好適な端子構造に関する。

〔発明の背景〕

周知の如く、液晶表示素子は、第1図に示す如く、対向面に電極が形成された2枚の上下電極基板1、2の周囲をシール材3でシールし、内部に液晶4を封入してなる。前記上電極基板1の対向面には、透明導電膜(ITO電極)を形成し、エツチングを行なうことにより必要な電極5および端子6が形成され、前記下電極基板2の対向面に

も、同様に透明導電膜を形成し、エツチングを行なうことにより必要な電極7が形成されている。

ところで、従来の液晶表示素子の端子構造は、第2図または第3図に示すようになっている。即ち、電極基板1上に形成された電極5と端子6とは配線8で接続されている。

第2図の構造は、端子6を単純に1列に配置したもので、端子数が非常に多くなつた場合、製品製作上外形寸法の制限などから端子ピッチPが端子数にはほぼ比例して狭くなり、駆動回路を実装した外部接続用基板と液晶表示素子との接続が困難になる。例えばP=0.5mmの場合、端子6の幅は通常0.25mm程度になるが、確実に接続させるためには±0.1~±0.2mm以内に組立精度を上げなければならない、非常に精密な治工具類を必要とする。

第3図の構造は、2列に端子6A、6Bを配置してなるので、端子6A、6A...および6B、6B...のピッチPを広げることができる。しかし、この構造は、端子6Aへの配線8Aについて

は特に問題はないが、端子6Bへの配線8Bは端子6Aと6A間を通るため、やはり組立には非常な精度が必要である。

〔発明の目的〕

本発明の目的は、端子数が増加しても組立精度を上げる必要のない液晶表示素子の端子構造を提供することにある。

〔発明の概要〕

本発明は、液晶表示素子の電極基板に形成された端子構造において、前記端子は、絶縁層を介して多層に形成されていることを特徴とする。

〔発明の実施例〕

以下、本発明の一実施例を第4図および第5図により説明する。まず、一方の電極基板10に電極11、11…、配線12A、12A…および下端子13A、13A…を形成する。ここで、下端子13A、13A…は前記電極11の一つおきに対応させて形成する。次に下端子13A、13A…の一部にSiO₂などにより絶縁層14を形成し、その上に透明導電膜を形成する。この

場合、絶縁層14以外はマスキングし、透明導電膜が不要な箇所に付着しないようにしておく。その後、エッチングなどにより前記電極11の残りに対応する上端子13B、13B…を形成し、金属蒸着などによる配線12B、12B…で上端子13B、13B…とこの上端子13B、13B…に対応した配線12A、12A…とを接続する。

このように、端子13A、13A…および13B、13B…は絶縁層を介して多層に形成されているので、図示のように端子を2層に形成した場合は、第1図の構造に比べ端子ピッチを2倍にすることができる。また配線12B、12B…は下端子13A、13A…間において上下斜めに立体的に形成され、かつ端子13A、13A…間を通る長さは短かくてすむので、第2図の構造に比べ組立精度を要しない。

なお、上記実施例は、端子を2層に形成した場合について説明したが、端子数によつては3層以上に形成してもよい。

〔発明の効果〕

本発明によれば、端子は絶縁層を介して多層に形成してなるので、端子数が増加しても端子ピッチはある一定の値とすることができ、組立上の問題が皆無となる。

図面の簡単な説明

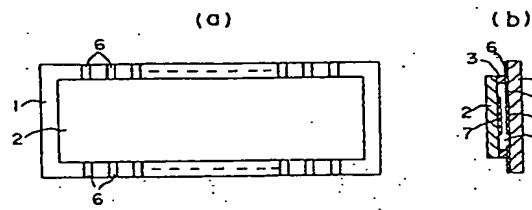
第1図は従来の液晶表示素子を示し、(a)は底面図、(b)は断面図、第2図および第3図はそれぞれ従来の液晶表示素子の端子構造の要部平面図、第4図は本発明の一実施例を示す要部平面図、第5図は第4図のA-A線断面図である。

10…電極基板、 11…電極、
12A、12B…配線、 13A、13B…端子、
14…絶縁層。

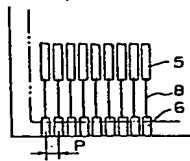
代理人 弁理士 高橋 明



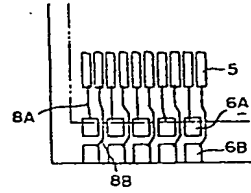
第 1 図



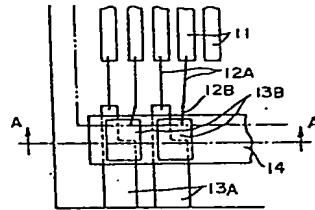
第 2 図



第 3 図



第 4 図



第 5 図

